



Curriculum vitae Europass



Informații personale

Nume / Prenume ZAGAN Ionel
Adresa Str. Universității, Nr.13, 720229, Suceava, România
Web Page <http://www.eed.usv.ro/~zagan>
Telefon +40230522978, ext. 656
E-mail zagan@usm.ro
Naționalitate Română, Italiană
Data nașterii 12/07/1981
Sex Masculin

Experiență profesională

Perioada	26/02/2018 – prezent
Funcția sau postul ocupat	Șef lucrări
Activități și responsabilități principale	Cursuri: Structura și organizarea calculatoarelor, Arhitectura Calculatoarelor, Protocoale de comunicații, Microcontrolere, Sisteme cu dispozitive reconfigurabile
Numele și adresa angajatorului	Universitatea „Ștefan cel Mare” Suceava, Facultatea de Inginerie Electrică și Știința Calculatoarelor, Str. Universității nr. 13, 720229, Suceava,
Tipul activității sau sectorul de activitate	Academic
Perioada	31/12/2015 – 30/12/2018
Funcția sau postul ocupat	Cercetător științific
Activități și responsabilități principale	Activități de cercetare și dezvoltare de sisteme embedded în timp real, planificatoare hardware bazate pe FPGA și procesoare pipeline. Dezvoltarea de proiecte de cercetare și diseminarea rezultatelor în cadrul laboratorului de dezvoltare a aplicațiilor distribuite de monitorizare și control a proceselor industriale (PDADM CPI)
Numele angajatorului	Centrul integrat de cercetare, dezvoltare și inovare pentru Materiale Avansate, Nanotehnologii și Sisteme Distribuite de fabricație și control (MANSID), din cadrul Universității Ștefan cel Mare din Suceava
Tipul activității sau sectorul de activitate	Cercetare

	<p>Proiecte</p> <ul style="list-style-type: none"> ✓ Dezvoltarea unei Game de Întrerupătoare Inteligente - Contract subsidiar nr. 21773 /04.10.2022, 119722 / Centru pentru transferul de cunoștințe către întreprinderi din domeniul ICT – CENTRIC, contract nr. 5/AXA 1/1.2.3/G/13.06.2018, cod SMIS 2014+ 119722 (ID P_40_305) – Director de proiect; ✓ CENTRIC: CrioDrive, „Centru pentru transferul de cunoștințe către întreprinderi din domeniul ICT – CENTRIC”, Cod competiție POC-A1-A1.2.3-G-2015, Cod SMIS 2014+ 119722 (ID P_40_305), Contract de finanțare nr. 5/AXA 1/1.2.3/G/13.06.2018, Contract subsidiar nr. 15682/02.09.2020/CrioDrive/Mechatronics Innovation Center – Membru în echipa de implementare; ✓ CENTRIC: DIW-PADCU, „Centru pentru transferul de cunoștințe către întreprinderi din domeniul ICT – CENTRIC”, Cod competiție POC-A1-A1.2.3-G-2015, Cod SMIS 2014+ 119722 (ID P_40_305), Contract de finanțare nr. 5/AXA 1/1.2.3/G/13.06.2018, Contract subsidiar nr. 15567/01.09.2020/DIW-PADCU/ Fragar Trading– Membru în echipa de implementare; ✓ Proiect POCU „Exceleța academică și valori antreprenoriale - sistem de burse pentru asigurarea oportunităților de formare și dezvoltare a competențelor antreprenoriale ale doctoranzilor și post doctoranzilor” – ANTREPENORDOC, cofinanțat din Fondul Social European prin Programul Operațional Capital Uman, număr de contract 36355/23.05.2019 HRD OP /380/6/13 – Cod SMIS: 123847: Membru al grupului țintă GT1 (09/2019-08/2020). ✓ Dezvoltarea și integrarea unui tele-electrocardiograf mobil în cadrul sistemului GreenCARDIO© de monitorizare și diagnoză a pacienților, cod PN-III-P2-2.1-BG-2016-0463, 58BG din 30/09/2016, (PN-III-P2-2.1-BG-2016-0463), Bridge Grant (Transfer de cunoaștere la agentul economic) – Membru în echipa de implementare; ✓ Demonstrator experimental de laborator bazat pe nHSE - sistem de operare de timp real integrat în hardware - implementat pe o arhitectură ZScale - RISC V, (Acronim: nHSE-RiscV), cod: PN-III-P2-2.1-PED-2016-1460, nr. 219PED/2017– Membru în echipa de implementare; ✓ Dispozitiv experimental demonstrativ pentru validarea și testarea microcontrolerului nMPRA de timp real utilizând arhitectura MIPS32, cod: PN-III-P2-2.1-PED-2016-1473, nr. 220PED/2017– Membru în echipa de implementare.
<p><i>Perioada</i></p> <p><i>Funcția sau postul ocupat</i></p> <p><i>Activități și responsabilități principale</i></p> <p><i>Funcția sau postul ocupat</i></p> <p><i>Numele și adresa angajatorului</i></p> <p><i>Tipul activității sau sectorul de activitate</i></p>	<p>15/10/2014 – 25/02/2018</p> <p>Asistent universitar doctorand</p> <p>Activități didactice de laborator pentru disciplinele Structura și Organizarea Calculatoarelor, Arhitectura Sistemelor de Calcul și Protocoale de comunicații din cadrul Departamentului de Calculatoare, Facultatea de Inginerie Electrică și Știința Calculatoarelor</p> <p>Asistent universitar doctorand</p> <p>Universitatea „Ștefan cel Mare” Suceava, Str. Universității nr.13, 720229, Suceava</p> <p>Academic</p>
<p><i>Perioada</i></p> <p><i>Principalele activități și responsabilități</i></p>	<p>01/11/2005 – 01/10/2014</p> <p>Responsabil de dezvoltarea, diagnosticarea și mentenanța echipamentelor electronice, aplicațiilor software dedicate și a sistemelor cu comandă numerică/automate programabile (CN Fanuc, CN Siemens Sinumerik 810D, 880, 840C, 840D, 840D PowerLine, 840D SolutionLine, PLC SIMATIC S7-300, S7-200)</p>



Numele și adresa angajatorului S.C. OMA S.R.L., Str. Log. Luca Stroici nr. 1, et. 1, ap. 4, Sector 2, București
Locația activității Delegat permanent la GENERAL ELECTRIC Oil&Gas - Nuovo Pignone, Florence, Italia
Tipul activității sau sectorul de activitate Industrie

Perioada 01/12/2003 – 24/10/2005
Funcția sau postul ocupat Ajutor analist programator
Principalele activități și responsabilități Proiectarea și dezvoltarea de sisteme înglobate pentru controlul și monitorizarea proceselor industriale. În această perioadă am fost responsabil de următoarele activități:
✓ proiectarea hardware pentru prototipurile modulelor de achiziție de date și comandă;
✓ proiectarea software pentru diferite microcontrolere precum uPSD3234A de la STMicroelectronics, utilizând mediul de dezvoltare KEIL μVision;
✓ testarea modulelor/sistemelor realizate;
✓ scrierea cărților tehnice.

Numele și adresa angajatorului S.C. GENPRO S.R.L., B-dul George Enescu, nr. 48, bl. T 96, sc. B, ap. 1, Suceava
Tipul activității sau sectorul de activitate Industria IT&C

Educație și formare

Perioada 2019 – 2021
Diplomă obținută Atestat de studii Postdoctorale
Numele și tipul instituției de învățământ Universitatea Ștefan cel Mare Suceava, domeniul Calculatoare și Tehnologia Informației

Perioada 2014 – 2017
Calificarea Doctor în domeniul Calculatoare și Tehnologia Informației
Teza de doctorat „Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware”, susținută public în data de 22/06/2017, calificativul obținut: *excelent*
Numele și tipul instituției de învățământ Universitatea Ștefan cel Mare Suceava

Perioada 2000 – 2005
Diplomă obținută Inginer diplomat, cu media generală a anilor de studiu 9,20/10
Numele și tipul instituției de învățământ Universitatea Ștefan cel Mare Suceava, Facultatea de Inginerie Electrică și Știința Calculatoarelor, specializarea Calculatoare
Participări la concursuri naționale și internaționale
✓ Concursul internațional studentesc "Hard&Soft", Suceava, 2004, locul II;
✓ Concursul internațional studentesc CSIDC, concurs organizat annual de Microsoft și IEEE, 2004;
✓ Concursul național studentesc "Tehnici de interconectare în electronică", 2004;
✓ Concursul internațional studentesc "Hard&Soft", Suceava, 2003, locul II;

Perioada 1.03.2005 – 1.06.2005
Diplomă obținută Stagiu ERASMUS
Numele și tipul instituției de învățământ "Universita degli Studi di Catania", Italia
Îndrumător: Prof. univ. dr. ing. Nicola Pitrone



Perioada 1994 – 2000
Diplomă obținută Bacalaureat
Numele și tipul instituției de învățământ Liceul industrial Nr. 3 Suceava
Participări la concursuri naționale Locul I la concursul de matematică "Spiru Haret", Suceava, 2000;

Aptitudini și competențe personale

Limba maternă Româna

Limbi străine

Autoevaluare

Nivel european ()*

Engleza

Italiana

Înțelegere		Vorbire		Scriere
Ascultare	Citire	Participare la conversație	Discurs oral	Exprimare scrisă
utilizator independent	utilizator independent	utilizator independent	utilizator elementar	utilizator independent
utilizator experimentat	utilizator experimentat	utilizator experimentat	utilizator independent	utilizator independent

(*) Nivelul cadrului european comun de referință pentru limbi

Cursuri de formare

SIEMENS Sinumerik 840D – mentenanță de bază, 13-17 mai 2013
 FANUC FS 3xi-A – mentenanță de bază, 3-7 iunie 2013

Competențe și cunoștințe de utilizare a calculatorului

Experiență în proiectare folosind limbajele de descriere hardware Verilog, VHDL și în utilizarea mediilor Vivado 2016.4, Quartus II și KEIL μVision. Cunoștințe bune despre limbajele de programare C și HTML.

Competențe și aptitudini tehnice

- ✓ Cunoștințe deosebite în programarea microcontrolerelor produse de MICROCHIP, ATMEL, STMicroelectronics și a circuitelor FPGA;
- ✓ Experiență în mentenanța controlerelor numerice: CN Fanuc, CN Siemens Sinumerik 810D, 880, 840C, 840D, 840D PowerLine, 840D SolutionLine, GE2000 și automatelor programabile SIEMENS PLC S5, Siemens SIMATIC Step 7;
- ✓ Cunoștințe întemeiate în instalarea și calibrarea sistemelor de măsură absolute și incrementale produse de HEIDENHAIN.

Competențe și abilități organizatorice

Responsabil în aplicarea procedurilor de siguranță lock-out/tag-out (LOTO) din cadrul departamentului de mentenanță al GENERAL ELECTRIC Oil&Gas Florence, Italia.

Competențe și abilități sociale

Sunt o persoană deschisă cu o bună capacitate de analiză. Datorită experienței profesionale acumulate am dobândit spirit de echipă și competențe decizionale deosebite.

Hobby

Pescuitul și înotul

Permis de conducere

Categoria B

Anexă

LISTA LUCRĂRILOR ȘTIINȚIFICE



LISTA LUCRĂRILOR ȘTIINȚIFICE

Articole publicate în reviste din fluxul științific internațional principal:

1. V. G. Găitan; I. Zagan, "Modbus Extension Server Implementation for IoT-Enabled Smart Switch Embedded System Device", *Sensors* 2024, 24, 475. (acceptat pentru publicare) <https://doi.org/10.3390/s24020475>
2. I. Zagan and V. G. Găitan, "FPGA implementation of hardware accelerated RTOS based on real-time event handling", *The Journal of Supercomputing*, Springer, 13 march 2023. <https://doi.org/10.1007/s11227-023-05151-0>, FI 2.557, zona Q2.
3. I. Zagan and V. G. Găitan, "Soft-core processor integration based on different instruction set architectures and field programmable gate array custom datapath implementation," in *PeerJ Computer Science*, PeerJ Comput. Sci. 9:e1300, <http://doi.org/10.7717/peerj-cs.1300>, FI 2.41, zona Q2.
4. I. Zagan and V. G. Găitan, "Custom Soft-Core RISC Processor Validation Based on Real-Time Event Handling Scheduler FPGA Implementation," in *IEEE Access*, vol. 11, pp. 36264-36280, 2023, <https://doi.org/10.1109/ACCESS.2023.3266150>, FI 3.9, zona Q2.
5. I. Zagan, V. G. Găitan, "Enhancing the Modbus Communication Protocol to Minimize Acquisition Times Based on an STM32-Embedded Device," *Mathematics* 2022, 10, 4686. <https://doi.org/10.3390/math10244686>, FI 2.4
6. V. G. Găitan and I. Zagan, "Modbus Protocol Performance Analysis in a Variable Configuration of the Physical Fieldbus Architecture," in *IEEE Access*, vol. 10, pp. 123942-123955, 2022, doi: 10.1109/ACCESS.2022.3224720, FI 3.9, zona Q2.
7. I. Zagan, V. G. Găitan, "Designing a Custom CPU Architecture Based on Hardware RTOS and Dynamic Preemptive Scheduler," *Mathematics* 2022, 10, 2637. <https://doi.org/10.3390/math10152637>, FI 2.4.
8. V. G. Găitan; I. Zagan, "An Overview of the nMPRA and nHSE Microarchitectures for Real-Time Applications," *Sensors*, Jun. 2021, 21(13), <https://doi.org/10.3390/s21134500>.
9. V. G. Găitan; I. Zagan, "Experimental Implementation and Performance Evaluation of an IoT Access Gateway for the Modbus Extension," *Sensors*, Jan. 2021, 21(1), <https://doi.org/10.3390/s21010246>.
10. I. Zagan, V. G. Găitan, "Real-Time Event Handling and Preemptive Hardware RTOS Scheduling on a Custom CPU Implementation," *Canadian Journal of Electrical and Computer Engineering*, Volume: 43, Issue: 4, October 2020, doi: 10.1109/CJECE.2020.3005360
11. I. Zagan, C-A. Tănase, V. G. Găitan, "Hardware Real-time Event Management with Support of RISC-V Architecture for FPGA-Based Reconfigurable Embedded Systems", *Advances in Electrical and Computer Engineering*, issue 1/2020, 29 Feb. 2020.
12. I. Zagan, V. G. Găitan, "Hardware RTOS: Custom Scheduler Implementation Based on Multiple Pipeline Registers and MIPS32 Architecture", *Electronics*, vol. 8, nr. 2, Section: Computer Science & Engineering, Special Issue: New Applications and Architectures Based on FPGA/SoC, Februarie 2019, doi: 10.3390/electronics8020211
13. I. Zagan, V. G. Găitan, "Implementation of nMPRA CPU Architecture based on Preemptive Hardware Scheduler Engine and Different Scheduling Algorithms", *IET Computers & Digital Techniques*, vol. 11, nr. 6, Noiembrie 2017, pp. 221-230, doi:10.1049/iet-cdt.2017.0163
14. I. Zagan, V. G. Găitan, "Improving the Performances of the nMPRA Processor using a Custom Interrupt Management Scheduling Policy", *Advances in Electrical and Computer Engineering (AECE)*, vol. 16, nr. 4, 30/11/2016, pp. 45-50, doi: 10.4316/AECE.2016.04007
15. I. Zagan, V. G. Găitan, A. Petrariu, A. Brezulanu, "Healthcare IoT m-GreenCARDIO Remote Cardiac Monitoring System – Concept, Theory of Operation and Implementation", *Advances in Electrical and Computer Engineering (AECE)*, vol. 17, nr. 2, Mai 2017, doi: 10.4316/AECE.2017.02004
16. G. Corolinschi; C. Francu; ZAGAN, I. Zagan, V. G. Găitan; "IoT Connectivity Application for Smart Building based on Analysis and Prediction System," *International Journal of Computer Science & Network Security*, Volume 21, Issue 9, 2021, <https://doi.org/10.22937/IJCSNS.2021.21.9.13>.
17. I. Zagan, V. G. Găitan, A-I. Petrariu, Nicolai IUGA, A. Brezulanu, "Design, Fabrication, and Testing of an IoT Healthcare Cardiac Monitoring Device", *Computers* 2020, vol. 9, issue 1, ISSN 2073-431X, doi: 10.3390/computers9010015



18. I. Zagan, N. C. Găitan, V. G. Găitan, "An Approach of nMPRA Architecture using Hardware Implemented Support for Event Prioritization and Treating", International Journal of Advanced Computer Science and Applications (IJACSA), vol. 8, nr. 2, doi: 10.14569/IJACSA.2017.080206, 2017.
19. N. C. Găitan, I. Zagan, V. G. Găitan, "Predictable CPU Architecture Designed for Small Real-Time Application - Concept and Theory of Operation", International Journal of Advanced Computer Science and Applications (IJACSA), 6(4), doi: 10.14569/IJACSA.2015.060406, U.S ISSN: 2156-5570(Online), pp. 47-52, 2015.
20. I. Zagan, V. G. Găitan, "Improving the performance of CPU architectures by reducing the Operating System overhead (Extended Version)", The Scientific Journal of Riga Technical University - Electrical, Control and Communication Engineering, ISSN: 2255-9140 (print), Iulie 2016, vol. 10, pp. 13-22, doi: 10.1515/ecce-2016-0002.

Publicații in extenso, apărute în lucrări ale principalelor conferințe internaționale de specialitate:

21. N. Iuga; I. Zagan, V. G. Găitan, "CPU Execution Time Analysis based on RISC-V ISA Simulators: A Survey", 2022 International Conference on Development and Application Systems (DAS), Suceava, România, 26-28 Mai, 2022, doi: 10.1109/DAS54948.2022.9786163
22. I. Zagan, V. G. Găitan, "Hardware Scheduler Implementation based on Replicated Resource Architecture for Reconfigurable Systems", 2019 3rd International Symposium on Computer Science and Intelligent Control (ISCSIC2019), 25-27 Sept. 2019, Amsterdam, Olanda.
23. I. Zagan, "Synthesis analysis and evaluation of hardware scheduler based on different scheduling algorithms", 2018 International Conference on Development and Application Systems (DAS), Suceava, Romania, 2018, pp. 18-25. doi: 10.1109/DAAS.2018.8396064
24. I. Zagan, V. G. Gaitan, N. Iuga and A. Brezulanu, "m-GreenCARDIO embedded system designed for out-of-hospital cardiac patients", 2018 International Conference on Development and Application Systems (DAS), Suceava, Romania, 2018, pp. 11-17. doi: 10.1109/DAAS.2018.8396063.
25. I. Zagan, V. G. Găitan, "Schedulability Analysis of nMPRA Processor based on Multithreaded Execution", 13th International Conference on Development and Application Systems (DAS), Suceava, România, 19-21 Mai, 2016, doi: 10.1109/DAAS.2016.7492561.
26. N. C. Găitan, V. G. Găitan, I. Ungurean, I. Zagan, "Methods to improve the performances of the real-time operating systems for small microcontrollers", 20th International Conference on Control Systems and Computer Science (CSCS), București, România, 27-29 Mai 2015, ISBN: 978-1-4799-1779-2, doi:10.1109/CSCS.2015.10, pp. 261-266.
27. I. Zagan, "Improving the performance of CPU architectures by reducing the Operating System overhead", The 3rd IEEE Workshop on Advances in Information, Electronic and Electrical Engineering AIEEE'2015, pp. 1-6, 13 - 14 Noiembrie 2015, Riga, Letonia, doi: 10.1109/AIEEE.2015.7367279.

Articole prezentate la conferințe indexate BDI:

28. I. Zagan, V. G. Găitan, A. Brezulanu, "Portable Cardiac Monitoring System based on Real-Time Microcontroller and Multiple Communication Interfaces", abstract prezentat la: 19th International Conference on Advanced Computing Systems and Microarchitecture, Zurich, Elveția, Septembrie 2017.
29. I. Zagan, V. G. Găitan, "CPU Architecture Based on Static Hardware Scheduler Engine and Multiple Pipeline Registers", 19th International Conference on Advanced Computing Systems and Microarchitecture (ICACSM), Zurich, Elveția, 15 - 16 Septembrie, 2017.
30. I. Zagan, V. G. Găitan, "Improving the Performances of the nMPRA Architecture by Implementing Specific Functions in Hardware", 19th International Conference on Digital Circuits and Microarchitecture Technologies (ICDCMT 2017), Berlin, Germania, 21-22 Mai; World Academy of Science, Engineering and Technology, International Journal of Electrical, Computer, Energetic, Electronic and Communication Engineering, vol. 11, nr. 5, pp. 417 - 424, 2017.
31. N. C. Găitan, I. Zagan, V. G. Găitan, "IMPROVING THE PREDICTABILITY OF NMPRA AND NHSE ARCHITECTURE", Bulletin of the Polytechnic Institute of Iași, Automatic Control and Computer Science Section, România, fasc. 1/2015, ISSN 1220-2169, pp. 27-38.



32. I. Zagan, V. G. Găitan, "Predictable CPU Architecture Designed for Small Real-Time Applications – Implementation Results", 3rd International Conference on Advances in Computing, Electronics and Communication (ACEC), 10 - 11 Octombrie 2015, Zurich, Elveția, pp. 143-150, ISBN: 978-1-63248-064-4, doi: 10.15224/ 978-1-63248-064-4-29.
33. I. Zagan, "Real-time evaluation of nMPRA CPU Architecture based on Multithreaded Execution", 8th International Conference on Computer Science and Information Technology, ICCSIT 2015, 10 - 11 Decembrie 2015, Amsterdam, Olanda.

Articole în buletine științifice și seminarii:

34. I. Zagan, N. C. Găitan, V. G. Găitan, "Scheduling real-time tasks with nMPRA architecture for embedded applications", Sisteme Distribuite, vol: XIII, 16 Decembrie 2015, Suceava, România, ISSN/ISBN: 1842-6808.
35. I. Zagan, V. G. Găitan, "CPU architecture description based on fine-grained multithreading and hardware scheduler engine", Sisteme Distribuite, vol: XII, Suceava, România, 2014, ISSN/ISBN: 1842-6808.

Teză de doctorat:

I. Zagan, "Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware", teză de doctorat susținută public în data de 22/06/2017.

Îndrumare de laborator:

1. I. Zagan, V. G. Găitan, "Structura și organizarea calculatoarelor", îndrumar de laborator, ISBN: 978-973-666-553-0, Editura Universității "Ștefan cel Mare" Suceava, 2019.
2. I. Zagan, V. G. Găitan, "Microcontrolere", Editura Universității Ștefan cel Mare din Suceava, 2021, ISBN: 978-973-666-672-8

Cărți:

1. I. Zagan, "Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware", ISBN: 978-973-666-513-4, Editura Universității "Ștefan cel Mare" Suceava, 2018.
2. V. G. Găitan, I. Zagan, "Rețele industriale locale – Modbus Extins", Editura Universității Ștefan cel Mare din Suceava, 2019, ISBN : 978-973-666-552-3

Brevete/Cereri de brevete de invenție:

1. Greensoft S.R.L., Găitan V. G., Găitan N. C., Geman O., Ungurean I., Petrariu A. I., Zagan I., Aghion C., Hăgan M. G., "Sistem de achiziție și procesare a parametrilor fiziologici", RO-BOPI 3/2020, 133934 A2, A61B 5/04, A61B 5/0402 din 30.03.2020.
2. I. Zagan, V. G. Găitan, I. Ungurean, C. N. Găitan, C. Frâncu, G. Corotinschi, "Întreprător inteligent cu semnalizare optică și acustică pentru situații de urgență", Cerere brevet invenție A/00224, 2023

Data: 15/01/2024



