

Fișa de verificare

Numele și prenumele candidatului: **ZAGAN IONEL**

Denumirea postului didactic: **Şef lucrări**, Poziția din statul de funcții: **22.**

Standarde minimale pentru ocuparea prin concurs a posturilor vacante ale universității:

Nr. crt.	Denumire standard	Documentele care dovedesc îndeplinirea standardelor	Medie/calificativ
1.	Doctor / doctorand	Diplomă doctor	excelent
2.	Media examenului de finalizare a studiilor	Copie diplomă licență	10
3.	Certificat de absolvire a studiilor psihopedagogice	Adeverință absolvire DPPD	

1. Performanțe didactice

Nr.	Indicatori	Punctaj final	
		Factor – F	Criteriul
1.1.	Material didactic nou nepublicat: suport de curs, lucrări de seminar, îndrumar de laborator, culegere de probleme, îndrumar proiect de an, accesibile studenților în format electronic, în rețea Intranet/Internet sau tipărit (fără ISBN). Obs.: nu se punctează în anul publicării cu ISBN a materialului; nu se punctează materiale în curs de finalizare; materialul în fază tipărită sau electronică se punctează doar o singură dată.	15	F/nr.autori*
a)	Îndrumar laborator "Structura si organizarea calculatoarelor - SOC" disponibil online la adresa: (user: <i>student</i> , parola: <i>1963</i>)		15

2. Cercetarea științifică

Nr.	Indicatori	Punctaj final	
		Factor – F	Propunere
2.1.	Articol / studiu publicat în revistă cotată ISI (A) / ERIH. (FI – factor de impact; SRI – scor relativ de influență)	100	$\frac{F + 50 \times (FI + SRI)}{\text{nr. autori} *}$
a)	I. Zagan, V. G. Găitan, "Improving the Performances of the nMPRA Processor using a Custom Interrupt Management Scheduling Policy", Advances in Electrical and Computer Engineering (AECE), vol. 16, nr. 4, Noiembrie 2016, pp. 45-50. Factor Impact 2016: 0.595, doi: 10.4316/AECE.2016.04007		$\frac{100 + 50 \times (0.595)}{2} = 64,8$
b)	I. Zagan, V. G. Găitan, A. Petrariu, A. Brezulianu, "Healthcare IoT m-Greencardio Remote Cardiac Monitoring System – Concept, Theory of Operation and Implementation", Advances in Electrical and Computer Engineering (AECE), vol. 17, nr. 2, Mai 2017, pp: 23-30, Factor Impact: 0.595. doi: 10.4316/AECE.2017.02004		$\frac{100 + 50 \times (0.595)}{4} = 32,4$
c)	I. Zagan, V. G. Găitan, "Implementation of nMPRA CPU Architecture based on Preemptive Hardware Scheduler Engine and Different Scheduling Algorithms", IET Computers & Digital Techniques, vol. 11, nr. 6, Noiembrie 2017, pp. 221-230, Factor Impact: 0.515, doi:10.1049/iet-cdt.2017.0163.		$\frac{100 + 50 \times (0.515)}{2} = 62,8$

Nr.	Indicatori	Punctaj final	
		Factor – F	Propunere
d)	N. C. Găitan, I. Zagan, V. G. Găitan, “ Predictable CPU Architecture Designed for Small Real-Time Application - Concept and Theory of Operation ”, International Journal of Advanced Computer Science and Applications (IJACSA), vol. 6, nr. 4, pp. 47-52, doi: 10.14569/IJACSA, 2015. 060406, U.S ISSN: 2156-5570(Online), 2015.		$\frac{100 + 50 \times (0)}{3} = 33,3$
e)	I. Zagan, V. G. Găitan, “ Improving the performance of CPU architectures by reducing the Operating System overhead (Extended Version) ”, The Scientific Journal of Riga Technical University - Electrical, Control and Communication Engineering, ISSN: 2255-9140 (print), Iulie 2016, vol. 10, pp. 13-22, doi: 10.1515/ecce-2016-0002.		$\frac{100 + 50 \times (0)}{2} = 50$
f)	I. Zagan, N. C. Găitan, V. G. Găitan, “ An Approach of nMPRA Architecture using Hardware Implemented Support for Event Prioritization and Treating ”, International Journal of Advanced Computer Science and Applications (IJACSA), vol. 8, nr. 2, pp. 40-45, 2017, doi: 10.14569/IJACSA.2017.080206.		$\frac{100 + 50 \times (0)}{3} = 33,3$
2.2.	Articol / studiu publicat în revistă de specialitate recunoscute la nivel național de CNCS (CNCSIS) (B+).	35	F/nr.autori*
a)	GAITAN, Nicoleta Cristina; ZAGAN, Ionel; GAITAN, Vasile Gheorghita. “ IMPROVING THE PREDICTABILITY OF NMPRA AND NHSE ARCHITECTURE ”. In: Bulletin of the Polytechnic Institute of Iasi, Automatic Control and Computer Science Section, fasc. 1/2015, pp. 27-38, ISSN 1220-2169.		$35/3= 11,6$
2.3.	Articol / studiu publicat în volumele manifestărilor științifice la conferințe cu proceedings-uri indexate ISI.	100	F/nr.autori*
a)	N. C. Găitan, V. G. Găitan, I. Ungurean, I. Zagan, “ Methods to improve the performances of the real-time operating systems for small microcontrollers ”, 20th International Conference on Control Systems and Computer Science (CSCS), București, România, pp. 261-266, 27-29 Mai 2015, ISBN: 978-1-4799-1779-2, doi: 10.1109/CSCS.2015.10.		$100/4= 25$
b)	I. Zagan, “ Improving the performance of CPU architectures by reducing the Operating System overhead ”, The 3rd IEEE Workshop on Advances in Information, Electronic and Electrical Engineering AIEEE’2015, pp. 1-6, 13 - 14 Noiembrie 2015, Riga, Letonia, doi: 10.1109/AIEEE.2015.7367279.		$100/1= 100$
c)	I. Zagan, V. G. Găitan, “ Schedulability Analysis of nMPRA Processor based on Multithreaded Execution ”, 13rt International Conference on Development and Application Systems (DAS), Suceava, România, pp. 130-134, ISBN:978-1-5090-1993-9, 19-21 Mai 2016, doi: 10.1109/DAAS.2016.7492561.		$100/2= 50$
2.4.	Articol / studiu publicat la conferințe cu proceedings-uri indexate în baze de date internaționale, altele decât ISI, regăsite în Ordinele nr. 4691 și 4692 din 2011 al Ministerul Educației, Cercetării, Tineretului și Sportului.	35	F/nr.autori*
a)	I. Zagan, V. G. Găitan, “ Predictable CPU Architecture Designed for Small Real-Time Applications – Implementation Results ”, 3rd International Conference on Advances in Computing, Electronics and Communication (ACEC), 10 - 11 Octombrie 2015, Zurich, Elveția, ISBN: 978-1-63248-064-4, doi: 10.15224/ 978-1-63248-064-4-29, pp. 143-150. Publicat în jurnalul IRED: International Journal of Advances in Computer Science and Its Applications (IJCSIA), 2016, vol. 6, nr. 1, ISSN: 2250-3765, data publicării: 18.04.2016, pp. 141-148.		$35/2= 17,5$



Nr.	Indicatori	Punctaj final	
		Factor - F	Propunere
b)	I. Zagan, "Real-time evaluation of nMPRA CPU Architecture based on Multithreaded Execution", 8th International Conference on Computer Science and Information Technology, ICCSIT 2015, 10 - 11 Decembrie 2015, Amsterdam, Olanda. Publicat în jurnalul: International Journal of Computer and Electrical Engineering (IJCEE), vol. 7, nr. 6, pp. 424-429, 2015, ISSN: 1793-8163, doi: 10.17706/IJCEE.2015.7.6.424-429.		35/1= 35
c)	I. Zagan, V. G. Găitan, "Improving the Performances of the nMPRA Architecture by Implementing Specific Functions in Hardware", 19th International Conference on Digital Circuits and Microarchitecture Technologies (ICDCMT 2017), Berlin, Germania, 21-22 Mai, World Academy of Science, Engineering and Technology, International Journal of Electrical, Computer, Energetic, Electronic and Communication Engineering, vol. 11, nr. 5, pp. 417-424, 2017.		35/2= 17,5
d)	I. Zagan, V. G. Găitan, "CPU Architecture Based on Static Hardware Scheduler Engine and Multiple Pipeline Registers", 19th International Conference on Advanced Computing Systems and Microarchitecture (ICACSM), Zurich, Elveția, 15 - 16 Septembrie, 2017, World Academy of Science, Engineering and Technology.		35/2= 17,5
2.5.	Articol/studiu publicat in reviste de specialitate, cu ISSN, necotate	5	F/nr.autori*
a)	I. Zagan, V. G. Găitan, "CPU architecture description based on fine-grained multithreading and hardware scheduler engine", Sisteme Distribuite, vol. XII, Suceava, România, 2014, ISSN/ISBN: 1842-6808.		5/2= 2,5
b)	I. Zagan, N. C. Găitan, V. G. Găitan, "Scheduling real-time tasks with nMPRA architecture for embedded applications", Sisteme Distribuite, vol. XIII, 16 Decembrie 2015, Suceava, România, ISSN/ISBN: 1842-6808.		5/3= 1,6
2.6.	Lucrare susținută la manifestare științifică din străinătate (confirmare prin documente, delegație).	10	F
a)	I. Zagan, V. G. Găitan, "Predictable CPU Architecture Designed for Small Real-Time Applications – Implementation Results", 3rd International Conference on Advances in Computing, Electronics and Communication (ACEC), 10 - 11 Octombrie 2015, Zurich, Elveția, ISBN: 978-1-63248-064-4, doi: 10.15224/ 978-1-63248-064-4-29, pp. 143-150.		10
b)	I. Zagan, "Real-time evaluation of nMPRA CPU Architecture based on Multithreaded Execution", 8th International Conference on Computer Science and Information Technology, ICCSIT 2015, 10 - 11 Decembrie 2015, Amsterdam, Olanda.		10
c)	I. Zagan, V. G. Găitan, "Improving the Performances of the nMPRA Architecture by Implementing Specific Functions in Hardware", 19th International Conference on Digital Circuits and Microarchitecture Technologies (ICDCMT 2017), Berlin, Germania, 21-22 Mai 2017, World Academy of Science, Engineering and Technology.		10
d)	I. Zagan, V. G. Găitan, "CPU Architecture Based on Static Hardware Scheduler Engine and Multiple Pipeline Registers", 19th International Conference on Advanced Computing Systems and Microarchitecture (ICACSM), Zurich, Elveția, 15 - 16 Septembrie 2017, World Academy of Science, Engineering and Technology.		10



Nr.	Indicatori	Punctaj final	
		Factor – F	Propunere
e)	I. Zagan, V. G. Găitan, A. Brezulianu, “Portable Cardiac Monitoring System based on Real-Time Microcontroller and Multiple Communication Interfaces”, abstract prezentat la: 19th International Conference on Advanced Computing Systems and Microarchitecture, Zurich, Elveția, 15 - 16 Septembrie 2017, World Academy of Science, Engineering and Technology.		10
2.7.	Lucrare susținută la manifestare științifică din țară (confirmare prin documente, delegație).	5	F
a)	N. C. Găitan, V. G. Găitan, I. Ungurean, I. Zagan, “Methods to improve the performances of the real-time operating systems for small microcontrollers”, 20th International Conference on Control Systems and Computer Science (CSCS), București, România, pp. 261-266, 27-29 Mai 2015, ISBN: 978-1-4799-1779-2, doi: 10.1109/CSCS.2015.10.		5
b)	I. Zagan, V. G. Găitan, “Schedulability Analysis of nMPRA Processor based on Multithreaded Execution”, 13rt International Conference on Development and Application Systems (DAS), Suceava, România, pp. 130-134, ISBN:978-1-5090-1993-9, 19-21 Mai 2016, doi: 10.1109/DAAS.2016.7492561.		5
2.8.	Cercetător în proiect / grant / contract de cercetare național.	5	F + (nr. ore activitate cercetare plătite)/22
a)	BRIDGE : “Dezvoltarea și integrarea unui tele-electrocardiograf mobil în cadrul sistemului GreenCARDIO© de monitorizare și diagnoză a pacienților”, cod PN-III-P2-2.1-BG-2016-0463, 58BG din 30/09/2016, (PN-III-P2-2.1-BG-2016-0463), Bridge Grant (Transfer de cunoaștere la agentul economic), contract de cercetare nr. 557/21.10.2016 atașat la dosar, perioada considerată pentru prezenta fișă: 24.10.2016-29.09.2018.	15luni*20ore =300 ore	5+300/22 = 18,6
b)	PED219 : „Demonstrator experimental de laborator bazat pe nHSE - sistem de operare de timp real integrat în hardware - implementat pe o arhitectură ZScale - RISC V ”, (Acronym: nHSE-RiscV), cod: PN-III-P2-2.1-PED-2016-1460, nr. 219PED/2017, contract de cercetare nr. 109/29.08.2017 atașat la dosar, perioada considerată pentru prezenta fișă: 01.09.2017-31.12.2017.	4luni*32ore =128 ore	5+128/22 = 10,8
c)	PED220 : „Dispozitiv experimental demonstrativ pentru validarea și testarea microcontrolerului nMPRA de timp real utilizând arhitectura MIPS32 ”, cod: PN-III-P2-2.1-PED-2016-1473, nr. 220PED/2017, contract de cercetare nr. 103/29.08.2017 atașat la dosar, perioada considerată pentru prezenta fișă: 01.09.2017-31.12.2017 .	4luni*32ore =128 ore	5+128/22 = 10,8
2.9.	Susținere referat în cadrul doctoratului.	25	F
a)	„ Stadiul actual al sistemelor de operare în timp real cu funcții implementate în hardware ”, raport de cercetare numărul 1 prezentat în data de 24.07.2015 (raport comisie de îndrumare atașat la dosar).		25
b)	„ Cercetări privind îmbunătățirea performanțelor sistemelor de operare în timp real prin implementarea în hardware a funcțiilor specifice ”, raport de cercetare numărul 2 prezentat în data de 30.09.2016 (raport comisie de îndrumare atașat la dosar).		25
c)	„ Implementarea și analiza comparativă a performanțelor arhitecturii hardware propuse pentru SOTR ”, raport de cercetare numărul 3 prezentat în data de 16.12.2016, (raport comisie de îndrumare atașat la dosar).		25
2.10.	Susținere publică teza doctorat (punctaj acordat în anul susținerii).	50	F



Nr.	Indicatori	Punctaj final	
		Factor - F	Propunere
a)	"Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware", teza de doctorat elaborată de drd. ing. ZAGAN IONEL, susținută public în data de 22.06.2017.		50

3. Recunoaștere națională și internațională

Nr.	Indicatori	Punctaj final	
		Factor - F	Propunere
3.1.	Moderator secțiune conferință internațională în străinătate (dovedit prin program).	10	F
a)	Moderator la conferință internațională "19th International Conference on Advanced Computing Systems and Microarchitecture (ICACSM 2017)", Zurich, Elveția, 15-16 Septembrie 2017, atestat atașat la prezentul dosar.		10
3.2.	Citare în: revistă cotată ISI sau echivalent ERIH, **punctaj acordat în anul citării (se consideră o singură citare într-o lucrare).	15	$F + 10 \times (FI + SRI)$ nr. autori*
a)	Articolul A2.1_a citat de: Gaitan, Nicoleta Cristina. "Enhanced Interrupt Response Time in the nMPRA based on Embedded Real Time Microcontrollers", ADVANCES IN ELECTRICAL AND COMPUTER ENGINEERING, Volume: 17, Issue: 3, Pages: 77-84, 2017. http://www.aece.ro/abstractplus.php?year=2017&number=3&article=10		10,3
3.3.	Citare în: revistă indexată în bază date internațională (B+, B) / carte publicată de autor străin / carte publicată în editură recunoscută CNCS (CNCSIS), **punctaj acordat în anul citării (se consideră o singură citare într-o lucrare).	5	F/nr.autori*
a)	Articolul A2.1_d citat de: Ayman AbuBaker. "nMPRA-MT Hardware Rate Monotonic Scheduling" International Journal of Applied Engineering Research ISSN 0973-4562 Volume 12, Number 18 (2017), pp. 7449-7454. https://www.rippublication.com/ijaerl7/ijaerv12n18_47.pdf		5/3= 1,6
b)	Articolul A2.3_b citat de: FD AGUILAR CAMPOVERDE. "Diseño y elaboración de un software que permite medir los parámetros de movimiento de los algoritmos de planificación de disco", 2016 http://repositorio.utmachala.edu.ec/handle/48000/7555		5/1= 5

TOTAL PUNCTAJ: 821,9 puncte

Întocmit,
Nume, prenume și semnatură candidat

Dr. ing. Zagan Ionel

Data,

8/01/2018