

CURRICULUM VITAE

1. Nume: CAȘCAVAL
Prenume: PETRU

2. Data și locul nașterii: 14 iulie 1962, Prisăcani, județul Iași

3. Cetățenie: Română

4. Stare civilă: Căsătorit

5. Studii: 1973 - 1981 – Colegiul "Costache Negruzzi" din Iași; diplomă de bacalaureat.

1982 - 1987 – Institutul Politehnic "Gh. Asachi" din Iași (în prezent, Universitatea Tehnică "Gheorghe Asachi" din Iași), Facultatea de Electrotehnică, Secția Automatizări și calculatoare; diplomă de inginer.

1993 - 1997 – Stagiul doctoral în specialitatea Sisteme automate la Universitatea Tehnică "Gheorghe Asachi" din Iași. Teza de doctorat cu tema "Contribuții în testarea echipamentelor de conducere a proceselor", conducător științific prof.dr.ing. Corneliu Huțanu, susținută în 2001.

6. Titlul științific: doctor inginer

7. Experiența profesională:

Instituția	Întreprinderea de Mașini Unelte din Bacău	Direcția Apelor Române, Filiala Iași	Universitatea Tehnică „Gheorghe Asachi” din Iași			
Perioada	Sept. 1987 – Mai 1990	Mai 1990 – Sept. 1991	Oct. 1991 – Sept. 1994	Oct. 1994 – Sept. 2002	Oct. 2002 – Feb. 2007	Mar. 2007 – prezent
Funcția	Inginer de sistem	Programator	Asistent universitar	Șef de lucrări	Conferențiar universitar	Profesor universitar

8. Locul de muncă actual: Profesor universitar și director de departament la Universitatea Tehnică „Gheorghe Asachi” din Iași, Facultatea de Automatică și Calculatoare, Departamentul de Calculatoare.

9. Vechime la locul de muncă: 25 de ani

10. Cursuri predate: Modelare și simulare, Sisteme de timp real, Fiabilitatea sistemelor distribuite (curs de master), Evaluarea performanțelor, Ingineria programelor, Fiabilitate și siguranță în funcționare (curs de master).

Aplicații la alte discipline: Programarea calculatoarelor, Testarea sistemelor de calcul, Sisteme tolerante la defecte, Structuri de date și algoritmi.

11. Număr de cărți sau capitole de carte: 7

12. Număr de lucrări științifice : 70

13. Număr de contracte de cercetare: 10

14. Limbi străine cunoscute: engleză, franceză

15. Domenii de competență: Testarea sistemelor digitale (în special, testarea memoriilor RAM), Fiabilitate și siguranță în funcționare, Sisteme tolerante la defecte, Modelarea și simularea sistemelor cu evenimente discrete, Procese Markov, Rețele Petri.

16. Funcții de conducere și de reprezentare

- Directorul Departamentului de Calculatoare, Facultatea de Automatică și Calculatoare din Iași: decembrie 2005 – prezent.
- Prodecan cu activitatea didactică, Facultatea de Automatică și Calculatoare din Iași, în perioada 2002-2004;
- Membru în Senatul Universității Tehnice “Gheorghe Asachi” din Iași: octombrie 2006- prezent.

17. Alte mențiuni

- Editor la Buletinul Institutului Politehnic din Iași, Secțiunea Calculatoare, în perioada 1998 – 2008.
- Evaluator ARACIS (2010).

18. Recunoaștere științifică

Membru în colectivul de redacție al revistelor:

- Buletin UTI – Automatică și Calculatoare, ISSN: 1220-2169;
- Journal of Computer Science and Control Systems, ISSN:1844-6043.

PC member la următoarele conferințe internaționale:

- V Int. Conf. on Microelectronics and Computer Science, Chișinău, 2007;
- VI Int. Conf. on Microelectronics and Computer Science, Chișinău, 2009;
- Int. Conf. on Engineering of Modern Electric Systems, Oradea, 2009;
- 14th Int. Conf. on System Theory and Control, Sinaia, 2010;
- Int. Conf. on Advances in Electro-Techologies, Oradea, 2010;
- VII Int. Conf. on Microelectronics and Computer Science, Chișinău, 2011;
- IEEE 15th Int. Conf. on System Theory, Control and Computing, Sinaia, 2011;
- IEEE 16th Int. Conf. on System Theory, Control and Computing, Sinaia, 2012;
- IEEE 17th Int. Conf. on System Theory, Control and Computing, Sinaia, 2013 (ISI);
- IEEE 19th Int. Conf. on Control Systems and Computer Science, București, 2014;
- IEEE 18th Int. Conf. on System Theory, Control and Computing, Sinaia, 2014;
- VIII Int. Conf. on Microelectronics and Computer Science, Chișinău, 2014;

- IEEE 20th Int. Conf. on Control Systems and Computer Science, București, 2015;
- The 7th Balkan Conference in Informatics (BCI 2015), Craiova, 2015;
- IEEE 19th Int. Conf. on System Theory, Control and Computing, Cheile Grădiștei - Fundata, 2015.
- IEEE 20th Int. Conf. on System Theory, Control and Computing, Sinaia, 2016.

19. Burse și mobilități externe:

- Warsaw University of Technology, Iunie 1994
- National Technical University of Athens, Mai 1997
- University of Sheffield, Mai-Iulie 1999

20. Telefon / Fax: +40-232-232430

21. E-mail: cascaval@cs.tuiasi.ro

22. Selecție de lucrări științifice din aria tematică a tezei de doctorat cu titlul „Development of Applications in Cryptography, Testing and Detecting/Correcting Error Codes” elaborată de doamna asistent inginer Mirella Amelia MIOC, la care sunt membru în comisia de evaluare

A. Teza de doctorat: *Contribuții în testarea echipamentelor de conducere a proceselor*, 2001, Universitatea Tehnică „Gheorghe Asachi” din Iași, conducător științific prof.dr.ing. Corneliu Huțanu

B. Cărți

1. Cașcaval, P., *Sisteme de timp real*, Performantica, Iași, 2007, ISBN: 973-730-325-3.

C. Lucrări publicate în reviste (perioada 2000-prezent)

1. Huzum, C., Cașcaval, P., *A Multibackground March Test for Static Neighborhood Pattern-Sensitive Faults in Random-Access Memories*, Electronics and Electrical Engineering (Elektronika ir Elektrotechnika) – Section System Engineering, Computer Technology, ISSN 1392-1215, April 2012.
2. Huzum, C., Cașcaval, P., *Dynamic Neighborhood Pattern-Sensitive Faults in Random-Access Memories. A Fault Coverage Evaluation*, Bul. Inst. Polit. Iasi, Tom LVII (LXI), Fasc. 4, Automatică și Calculatoare, 2011, ISSN: 1220-2169, 21-31.
3. Huzum, C., Cașcaval, P., *A Fault Coverage Evaluation of Linked Neighborhood Pattern-Sensitive Faults in Random-Access Memories*, Annals of the University of Craiova, Series Automation, Computers, Electronics and Mechatronics, vol. 7 (34), No. 1, 2010, pp. 21-26, ISSN: 1841-0626.
4. Cașcaval, P., Cașcaval, D., *March SR3C: A Test for a reduced model of all static simple three-cell coupling faults in random-access memories*, Microelectronics Journal, vol. 41, Issue 4, April 2010, pp. 212-218, doi:10.1016/j.mejo.2010.02.004, ISSN: 0026-2692, www.elsevier.com/locate/mejo.
5. Cașcaval, P., Silion, R., Cașcaval, D., *A Logic Design for MarchS3C Memory Test BIST Implementation*, Romanian Journal of Information Science and Technology, Vol. 12, No.4, 2009, 440-454, ISSN: 1545-0287.

6. Huzum, C., Cașcaval, P., *A Fault Primitive Based Model for all Static Neighborhood Pattern-Sensitive Faults in Random Access Memories*, Bul. Inst. Polit. Iasi, Tom LV (LIX), Fasc. 3, Automatică și Calculatoare, 2009, 63-74, ISSN: 1220-2169.
7. Cașcaval, P., Sillion, R., Cașcaval, D., Huzum, C., *A Fault Primitive Based Model of All Static Four-Cell Coupling Faults in Random-Access Memories*, Bul. Inst. Polit. Iasi, Tom LIV (LVIII), Fasc.1, Automatică și Calculatoare, 2008, pp. 51-60, ISSN: 1220-2169.
8. Cașcaval, P., Sillion, R., *March Test for 3-Coupling Faults in Random-Access Memories. A Built-in Self-Testing Logic Design*, WSEAS Trans. on Computers, 6 (2), Feb. 2007, 215-222, ISSN: 1109-2750.
9. Cașcaval, P., Cașcaval, D., *March Test for a Reduced Model of All Ram Static 3-Cell Coupling Faults*, Bul. Inst. Polit. Iasi, Tom LIII (LVII), Fasc.1-4, Automatică și Calculatoare, 2007, ISSN: 1220-2169.
10. Cașcaval, P., Sillion, R., Stan, A., *Marches2C: A Test For All Static 2-Cell Ram Coupling Faults*, Bul. Inst. Polit. Iasi, Tom LII (LVI), Fasc.1-4, Automatică și Calculatoare, 2006, ISSN: 1220-2169.
11. Cașcaval, P., Cașcaval, D., *Fault Tolerant Memory System with Active Redundancy for Critical Applications*, International Scientific Journal of Computing, Vol. 4 (1), 2005, 80-86, ISSN 1727-6209.
12. Cașcaval, P., Bennett, S., Huțanu, C., *Efficient March Tests for a Reduced 3-Coupling and 4-Coupling Faults in Random-Access Memories*, Journal of Electronic Testing: Theory and Applications, Springer, Vol. 20 (3), pp. 227–243, 2004, ISSN 0923-8174.
13. Cașcaval, P., *Efficient March Test for Reduced Model of 3-Coupling Faults in Random-Access Memories*, Bul. Inst. Polit. Iași, Tomul XLVII (LI), Fasc.1-4, Automatică și Calculatoare, pp. 99-110, 2002, ISSN 1220-2169.
14. Cașcaval, P., Bennett, S., *Efficient March Test for 3-Coupling Faults in Random Access Memories*, Microprocessors and Microsystems, Elsevier Science, Vol. 24 (10), pp. 501–509, 2001, ISSN 0141-933.
15. Cașcaval, P., *High Reliable and Safe RAM Memory System for Critical Applications*, Bul. Inst. Polit. Iași, Tomul XLVII (LI), Fasc.1-4, Automatică și Calculatoare, pp. 179-185, 2001, ISSN 1220-2169.
16. Cașcaval, P., Huțanu, C., *On Finding an Optimal Test to Cover Faults in Combinational Logic Circuits*, Bul. Inst. Polit. Iași, Tomul XLVII (LI), Fasc.1-4, Automatică și Calculatoare, pp. 129-135, 2001, ISSN 1220-2169.
17. Cașcaval, P., Huțanu, C., *Fault Oriented Test Pattern Generation for Sequential Logic Circuits*, Bul. Instit. Polit. din Iași, Tomul XLVII (LI), Fasc.1-4, Automatică și Calculatoare, pp. 121-127, 2001, ISSN 1220-2169.
18. Cașcaval, P., *Interacting Coupling Faults in Random Access Memories*, Bul. Inst. Polit. Iași, Tomul XLVI (L), Fasc.1-4, Automatică și Calculatoare, pp. 121-130, 2000, ISSN 1220-2169.
19. Cașcaval, P., Onofrei, V., *Built-in Self-Testing for Coupling Faults in Random Access Memories*, Bul. Inst. Polit. Iași, Tomul XLVI (L), Fasc.1-4, Automatică și Calculatoare, pp. 93-101, 2000, ISSN 1220-2169.

D. Lucrări publicate în volumele unor conferințe internaționale (perioada 2005-prezent)

1. Timiș, M., Valachi, A., Cașcaval, P., Sillion, R., *A Comparison between Coded-Decoded Mode Signals on Multifunctional Registers*, 12th Int. Conf. on Development and Application Systems, Suceava, Romania, May 15-17, 2014, 978-1-4799-5094-2/14/\$31.00 © 2014 IEEE.

2. Huzum, C., Cașcaval, P., A Multibackground March Test for All Static Simple Neighborhood Pattern-Sensitive Faults in RAMs, 15th International Conference on System Theory, Control and Computing, Sinaia, 14-16 Oct. 2011.
3. Huzum, C., Cașcaval, P., Linked Neighborhood Pattern-Sensitive Faults in Random-Access Memories. A Fault Coverage Evaluation, Proc. 14th Int. Conf. System Theory and Control, Sinaia, Romania, 17-19 Oct, 2010, pp. 241-245, <http://ace.ucv.ro/anale/>.
4. Cașcaval, P. *MarchS3C: A Test for a Reduced Model of Static 3-Coupling Faults in Random-Access Memories*, CD-Proc. of the 9th Int. Symp. on Automatic Control and Computer Science, SACCS'07, Iași, 16-18 Nov. 2007, ISSN 1843-665-X.
5. Cașcaval, P., Stan, A., *March Test for All Static 2-Coupling Faults in Random-Access Memories*, CD-Proc. of the 9th Int. Symp. on Automatic Control and Computer Science, SACCS'07, Iași, 16-18 Nov. 2007, ISSN 1843-665-X.
6. Cașcaval, P., Sillion, R., Stan, A., *A Logic Design for MarchS2C Memory Test BIST Implementation*, CD-Proc. of the 9th Int. Symp. on Automatic Control and Computer Science, SACCS'07, Iași, 16-18 Nov. 2007, ISSN 1843-665-X.
7. Cașcaval, P., *March Test for Static 3-Coupling Faults in Random-Access Memories*, The 5th WSEAS Int. Conf. on Data Networks, Communications and Computers (DNCOCO-06), Bucharest, October 16-18, 2006, CD-ISBN 960-8457-54-B, ISSN 1790-5117.
8. Cașcaval, P., *BIST Logic Design for a Reduced Model of 3-Coupling Faults in Random-Access Memories*, Proc. of The 4th Int. Conf. on Microelectronics and Computer Science (ICMCS-05), vol II, Chișinău, Sept. 15-17, 2005, pp. 205-209, ISBN 9975-66040-1.

Iulie 2016

Prof. Petru Cașcaval,

